

COMPUTER SYSTEM AND METHOD FOR CONTROLLING POWER CONSUMPTION OF CRT DISPLAY IN ITS SYSTEM

Patent Number: JP8101657
Publication date: 1996-04-16
Inventor(s): NISHIKAWA HIROFUMI
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP8101657
Application Number: JP19940236694 19940930
Priority Number(s):
IPC Classification: G09G1/00 ; H04N5/68
EC Classification:
Equivalents:

Abstract

PURPOSE: To allow/prohibit execution of DPMS control according to kind of a used CRT display.
CONSTITUTION: DPMS effective/ineffective information set by a user is stored in a CMOS 181. When a display power save request is issued from an operating system or an application program, etc., VBE/PM of VGA BIOS judges whether or not a DPMS function is set in an effective state, while referring to the DPMS effective/ineffective information. The VBE/PM executes the DPMS control accompanying the supply stop of horizontal, vertical synchronizing signals when DPMS is effective, and the DPMS control is not executed when ineffective. Thus, the execution of the DPMS control function is allowed or prohibited according to the setting contents of the DPMS effective/ineffective information.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-101657

(43) 公開日 平成8年(1996)4月16日

(51) Int.Cl. ^a	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 1/00		M		
H 0 4 N 5/68		A		

審査請求 未請求 請求項の数 4 O L (全 12 頁)

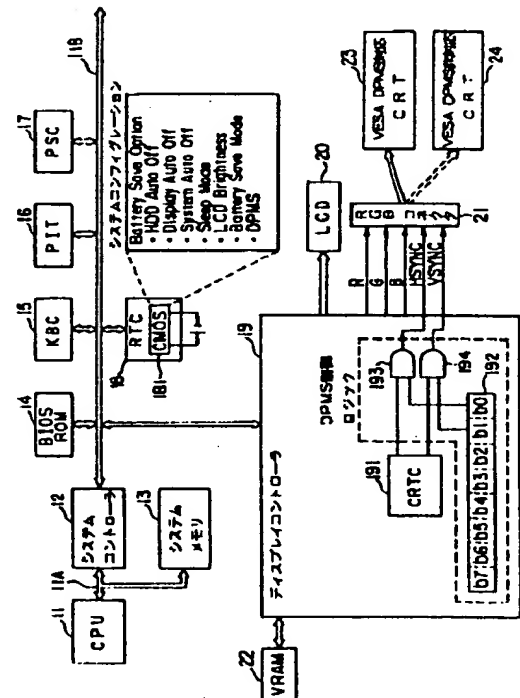
(21) 出願番号	特願平6-236694	(71) 出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22) 出願日	平成6年(1994)9月30日	(72) 発明者	西川 宏文 東京都青梅市末広町2丁目9番地 株式会 社東芝青梅工場内
		(74) 代理人	弁理士 鈴江 武彦

(54) 【発明の名称】 コンピュータシステムおよびそのシステムにおけるCRTディスプレイの消費電力制御方法

(57) 【要約】

【目的】 使用されるCRTディスプレイの種類に応じてDPMS制御の実行を許可/禁止する。

【構成】 CMOS 181には、ユーザによって設定されたDPMS有効/無効情報が格納される。オペレーティングシステム、またはアプリケーションプログラムなどからディスプレイパワーセーブ要求が発行されると、VGA BIOSのVBE/PMは、DPMS有効/無効情報を参照してDPMS機能が有効状態に設定されているか否かを判断する。VBE/PMは、DPMS有効の時には水平、垂直同期信号の供給停止を伴うDPMS制御を実行し、無効を示す時にはDPMS制御は実行されない。このため、DPMS有効/無効情報の設定内容に応じてDPMS制御機能の実行を許可または禁止できる。



【特許請求の範囲】

【請求項1】 CRTディスプレイをディスプレイモニタとして使用可能なコンピュータシステムにおいて、前記CRTディスプレイを制御するディスプレイコントローラと、

このディスプレイコントローラから前記CRTディスプレイに出力される水平および垂直同期信号の少なくとも一方を停止するCRTパワーセーブ機能の有効または無効を設定するためのパワーセーブ制御情報が格納される記憶装置と、

前記コンピュータシステムで実行されるオペレーティングシステム、アプリケーションプログラムまたはパワー管理プログラムからのディスプレイパワーセーブ要求にตอบสนองして、前記記憶装置のパワーセーブ制御情報を参照し、前記パワーセーブ機能が有効状態に設定されているか否かを決定する手段と、前記パワーセーブ機能が有効状態に設定されていることが決定された時、前記ディスプレイパワーセーブ要求に応じて前記ディスプレイコントローラから前記CRTディスプレイに出力される水平および垂直同期信号の少なくとも一方を停止する手段とを含むパワーセーブ制御手段とを具備し、

前記パワーセーブ制御情報の設定内容に応じて、前記同期信号の供給停止を伴うパワーセーブ機能の実行を、許可または禁止できるようにしたことを特徴とするコンピュータシステム。

【請求項2】 前記パワーセーブ機能は、水平同期信号の供給を停止するディスプレイスタイモード、垂直同期信号の供給を停止するディスプレイサスペンドモード、および水平同期信号および垂直同期信号双方の供給を停止するディスプレイオフモードを有し、

前記パワーセーブ制御手段は、前記ディスプレイパワーセーブ要求によって指定されたパワーセーブモードに応じて、前記水平および垂直同期信号の供給停止を制御することを特徴とする請求項1記載のコンピュータシステム。

【請求項3】 前記ディスプレイコントローラは、バックライト付きフラットパネルディスプレイとCRTディスプレイの双方の表示を制御し、

前記コンピュータシステムで実行されるオペレーティングシステムまたはアプリケーションプログラムのキー入力待ち状態の時間を監視するキー入力待ち時間監視手段と、

このキー入力待ち時間監視手段によってキー入力待ち状態が所定時間継続して維持されたことが検出された際、前記フラットパネルディスプレイのバックライトをオフして前記フラットパネルディスプレイ上の表示をオフする手段と、

前記キー入力待ち時間監視手段によってキー入力待ち状態が所定時間継続して維持されたことが検出された際、前記ディスプレイパワーセーブ要求を発行して前記パワ

ーセーブ制御手段を起動する手段とをさらに具備することを特徴とする請求項1記載のコンピュータシステム。

【請求項4】 CRTディスプレイをディスプレイモニタとして使用可能なコンピュータシステムにおけるCRTディスプレイの消費電力制御方法において、

前記コンピュータシステムで実行されるオペレーティングシステム、アプリケーションプログラム、またはパワー管理プログラムからディスプレイパワーセーブ要求が発行された時、ユーザによって予め設定されている、水平および垂直の少なくとも一方の同期信号の供給停止を伴うCRTディスプレイのパワーセーブ機能の有効または無効を示すパワーセーブ制御情報を参照して、前記パワーセーブ機能が有効状態に設定されているか否かを判断し、

この判断結果に基づいて、前記CRTディスプレイへの同期信号の供給を制御し、

前記パワーセーブ制御情報の設定によって、前記パワーセーブ機能の実行を許可または禁止できるようにしたことを特徴とするCRTディスプレイの消費電力制御方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明はラップトップタイプまたはノートブックタイプのポータブルパーソナルコンピュータシステムに関し、特にCRTディスプレイの消費電力制御を行う機能を持つコンピュータシステムおよびその消費電力制御方法に関する。

【0002】

【従来の技術】 近年、ラップトップタイプまたはノートブックタイプのバッテリー駆動可能なポータブルパーソナルコンピュータシステムが種々開発されている。この種のパーソナルコンピュータは、その消費電力を低減するために、HDDオートオフ、CPUスリープを初めとする、様々なパワーセーブ機能を有している。

【0003】 最近では、VESA (Video Electronics Standards Association) においてディスプレイパワーセーブのための規格 (DPMS: Display Power Management Signaling) が規定され、そのDPMS対応のCRTディスプレイの開発も進められている。

【0004】 DPMSは、システムのディスプレイコントローラから外部CRTディスプレイへ出力している水平同期信号及び垂直同期信号を制御することにより、外部CRTのパワーセーブを実現するためのものであり、その機能は、VBE/PM (VESA BIOS Extensions / Power Management) と称されるDPMSに対応したソフトウェアインタフェースによって提供される。

【0005】 すなわち、VBE/PMは、OSやアプリケーションプログラムなどの上位プログラムから起動されると、無条件にディスプレイコントローラを制御して、同期信号の供給停止を伴うDPMS制御を行う。D

(3)

PMS対応のCRTディスプレイは、同期信号の停止に
 応答して電力消費が少ないモードに移行する。この結
 果、CRTディスプレイのパワーセーブを実現できる。

【0006】しかしながら、現在使用されているCRT
 ディスプレイのほとんどはDPMS非対応のものであ
 り、もしユーザがこのようなDPMS非対応のCRTデ
 ィスプレイを接続している状態で、前述のVBE/PM
 が起動されると、ユーザが知ることなく、使用中のCR
 Tに悪影響を与え、又、最悪の場合、そのCRTが壊れ
 る危険もある。

【0007】

【発明が解決しようとする課題】従来では、VBE/PMはOSやアプリケーションプログラムなどの上位プロ
 グラムからの要求に応じて無条件に起動されるので、D
 PMS非対応のCRTディスプレイが接続されている場
 合には、同期信号の供給停止によってCRTに悪影響を
 与えたり、又、最悪の場合は、そのCRTが壊れる危険
 があった。

【0008】この発明はこのような点に鑑みてなされた
 もので、DPMS非対応のCRTディスプレイがディス
 プレイモニタとして使用されている場合にはDPMS制
 御の実行を無効にできるようにし、信頼性の高いパワ
 ーセーブ機能を実現できるCRTディスプレイの消費電力
 制御方法およびその方法が適用されるコンピュータシ
 ステムを提供することを目的とする。

【0009】

【課題を解決するための手段および作用】この発明は、
 CRTディスプレイをディスプレイモニタとして使用可
 能なコンピュータシステムにおいて、前記CRTディス
 プレイを制御するディスプレイコントローラと、このデ
 ィスプレイコントローラから前記CRTディスプレイに
 出力される水平および垂直同期信号の少なくとも一方を
 停止するCRTパワーセーブ機能の有効または無効を設
 定するためのパワーセーブ制御情報が格納される記憶装
 置と、前記コンピュータシステムで実行されるオペレー
 ティングシステム、アプリケーションプログラムまたは
 パワー管理プログラムからのディスプレイパワーセーブ
 要求に応答して、前記記憶装置のパワーセーブ制御情
 報を参照し、前記パワーセーブ機能が有効状態に設定さ
 れているか否かを決定する手段と、前記パワーセーブ機
 能が有効状態に設定されていることが決定された時、前
 記ディスプレイパワーセーブ要求に応じて前記ディス
 プレイコントローラから前記CRTディスプレイに出力さ
 れる水平および垂直同期信号の少なくとも一方を停止す
 る手段とを含むパワーセーブ制御手段とを具備し、前記
 パワーセーブ制御情報の設定内容に応じて、前記同期信
 号の供給停止を伴うパワーセーブ機能の実行を、許可ま
 たは禁止できるようにしたことを特徴とする。

【0010】このコンピュータシステムにおいては、シ
 ステム起動後に、例えばユーティリティ又はSetup

等を使用することによって、ユーザはパワーセーブ制
 御情報の設定を行う。すなわち、DPMS対応のCRTの
 場合には、有効にし、DPMS非対応のCRTの場合に
 は無効に設定する。このパワーセーブ制御情報は、例え
 ばCMOSメモリなどの記憶装置に格納される。

【0011】オペレーティングシステム、アプリケーシ
 ョンプログラムなどからディスプレイパワーセーブ要求
 が発行されると、ユーザによって設定されたパワーセ
 ーブ制御情報が参照される。これによって、パワーセ
 ーブ機能が有効状態に設定されているか否かが判断され、そ
 の判断結果に従ってCRTディスプレイへの同期信号の
 供給が制御される。具体的には、パワーセーブ制御情報
 がパワーセーブ機能の有効を示す時には同期信号の供給
 停止を伴うパワーセーブ制御が実行され、無効を示す時
 にはパワーセーブ制御は実行されない。

【0012】このため、パワーセーブ制御情報の設定内
 容に応じてパワー制御機能の実行を許可または禁止で
 きるようになり、DPMS非対応のCRTディスプレイが
 ディスプレイモニタとして使用されている場合にはDP
 MS制御の実行を無効にすることが可能となる。

【0013】また、この発明のコンピュータシステム
 は、前記コンピュータシステムで実行されるオペレー
 ティングシステムまたはアプリケーションプログラムのキ
 ー入力待ち状態を監視するキー入力待ち時間監視手段
 と、このキー入力待ち時間監視手段によってキー入力待
 ち状態が所定時間継続して維持されたことが検出され
 た際、前記フラットパネルディスプレイのバックライトを
 オフして前記フラットパネルディスプレイ上の表示をオ
 フする手段と、前記キー入力待ち時間監視手段によって
 キー入力待ち状態が所定時間継続して維持されたことが
 検出された際、前記ディスプレイパワーセーブ要求を発
 行して前記パワーセーブ制御手段を起動する手段とをさ
 らに具備したことを特徴とする。

【0014】このコンピュータシステムにおいては、キ
 ー入力待ち状態が所定時間継続して維持されたことが検
 出された際にもディスプレイパワーセーブ要求が発行さ
 れる。このため、フラットパネルディスプレイをオート
 オフさせるためのインタフェースを前述のDPMS制御
 に利用することができ、例えば同時表示中のフラットパ
 ネルディスプレイとCRTディスプレイの双方をオフす
 ることができる。この場合にも、CRTディスプレイが
 DPMS非対応のものであればDPMS制御は実行され
 ないので、CRTに悪影響が与えられることはない。

【0015】

【実施例】以下、図面を参照してこの発明の実施例を説
 明する。図1には、この発明の一実施例に係わるコンピ
 ュータシステムの構成が示されている。このコンピ
 ュータシステムは、ラップトップタイプまたはノートブック
 タイプのバッテリー駆動可能なパーソナルコンピュータシ
 ステムであり、CPU11、システムコントローラ1

2、システムメモリ13、BIOS ROM14、キーボードコントローラ(KBC)15、システムタイマ(PIT)16、電源コントローラ(PSC)17、リアルタイムクロック(RTC)18、表示コントローラ19、LCD20、RGBコネクタ21、ビデオメモリ(VRAM)22を備えている。

【0016】CPU11およびメインメモリ13は、32ビット幅のデータバスを含むCPUローカルバス11Aに接続されている。CPUローカルバス11Aは、システムコントローラ12内のバス変換回路を介して、16ビット幅のデータバスを含むISA仕様のシステムバス11Bに接続されている。システムバス11Bには、BIOS ROM14、キーボードコントローラ(KBC)15、システムタイマ16、電源コントローラ(PSC)17、リアルタイムクロック(RTC)18、表示コントローラ19が接続されている。

【0017】システムコントローラ12は、このシステム内のメモリやI/Oを制御するためのゲートアレイである。システムメモリ13は、オペレーティングシステム、処理対象のアプリケーションプログラム(ユーティリティプログラムを含む)、およびアプリケーションプログラムによって作成されたユーザデータ等を格納する。

【0018】BIOS ROM14は、システムBIOS(Basic I/O System)を記憶するためのものであり、プログラム書き替えが可能ないようにフラッシュメモリによって構成されている。システムBIOSは、このシステム内の各種ハードウェアをアクセスするファンクション実行ルーチンを体系化したものである。

【0019】このシステムBIOSには、システムのパワーオン時に実行されるIRTLルーチンと、各種ハードウェア制御のためのBIOSドライバ群(INT10h~1Fh、40h~4Fh)が含まれている。各BIOSドライバは、ハードウェア制御のための複数の機能をオペレーティングシステムやアプリケーションプログラムに提供するためにそれら機能に対応する複数のファンクション実行ルーチン群を含んでいる。

【0020】また、VGA BIOSドライバ(INT10h)には、VBE/PM(VESA BIOS Extensions/Power Management)と称されるDPM Sに対応したソフトウェアインタフェースが組み込まれている。VGA BIOSドライバに組み込まれたVBE/PMは、CMOSメモリ181に設定されたDPM S有効/無効情報に従って、DPM S制御を実行する。

【0021】BIOS ROM14には、さらに、ディスプレイオートオフルーチンなどを含むシステムオートオフプログラム、およびセットアッププログラム、ポストアッププログラムが格納されている。

【0022】セットアッププログラムは、キー入力操作によって所定のコマンドが入力された時に起動され、ユ

ーザのキー操作に応じてシステムコンフィグレーションを設定/変更する。セットアッププログラムによって設定/変更されたシステムコンフィグレーション情報は、独自の電池によりバッテリバックアップされたCMOSメモリ181に格納される。

【0023】CMOSメモリ181のシステムコンフィグレーション情報には、図示のように、バッテリーセーブに関する各種機能の設定情報(HDDオートオフ、ディスプレイオートオフ、システムオートオフ、スリープモード、LCD輝度、バッテリーセーブモード、DPM S)が含まれている。図2には、これら情報の設定内容の一例が示されている。

【0024】HDDオートオフ機能は、設定された時間(3分、5分、...)以上キー入力が無かった時に電源コントローラ17からHDDへの電源供給を停止して、HDDのモータ回転を停止する機能であり、無効(Disabled)が選択されている時には実行されない。ディスプレイオートオフ機能は、設定された時間(3分、5分、...)以上キー入力が無かった時に電源コントローラ17からLCD20のバックライトへの電源供給を停止して、LCD20をオフさせる機能であり、無効(Disabled)が選択されている時には実行されない。このディスプレイオートオフ機能は、システムタイマ16からCPU11へのタイマ割り込み信号にตอบสนองして起動されるタイマ割り込みルーチン(INT 8h)と、このタイマ割り込みルーチンによって起動されるディスプレイオートオフルーチンとによって実現されている。

【0025】システムオートオフ機能は、設定された時間(3分、5分、...)以上キー入力が無かった時に電源コントローラ17からシステムメモリ13以外の全てのユニットへの電源供給を停止して、システムをサスペンドさせる機能であり、無効(Disabled)が選択されている時には実行されない。

【0026】DPM S機能は、OSやアプリケーションプログラムなどの上位プログラムからの要求に応じてディスプレイコントローラ19から外部CRTディスプレイへ出力している水平同期信号及び垂直同期信号を制御することにより、外部CRTのパワーセーブを実現するためのものであり、この機能は有効(Enabled)が選択されている時にのみ実行され、無効(Disabled)が選択されている時には実行されない。

【0027】図1のディスプレイコントローラ19は、このパーソナルコンピュータに標準装備されているLCD20、およびRGBコネクタ21に接続される外部CRTディスプレイを制御するためのものであり、VRAM22のデータをLCD20および外部CRTディスプレイに同時表示する機能を有している。また、このディスプレイコントローラ19には、DPM S制御のためのハードウェアロジックが内蔵されている。

【0028】このハードウェアロジックは、CRTコン

(5)

トローラ191からRGBコネクタ21を介して外部CRTディスプレイに出力される水平同期信号(HSYNC)および垂直同期信号(VSYNC)を制御するためのものであり、図示のように、DPMS制御レジスタ192、およびANDゲート193、194から構成されている。

【0029】DPMS制御レジスタ192は前述のVBE/PMによってリード/ライト可能なI/Oレジスタであり、b0="1"の時はHSYNCが外部CRTディスプレイに供給されるが、b0="0"の時はHSYNCの供給が停止される。また、DPMS制御レジスタ192のb1="1"の時はVSYNCが外部CRTディスプレイに供給されるが、b1="0"の時はVSYNCの供給が停止される。

【0030】RGBコネクタ21に接続可能な外部CRTディスプレイは、DPMS対応のCRTディスプレイ23と、DPMS非対応のCRTディスプレイ24に大別される。DPMS対応のCRTディスプレイ23は、HSYNC、VSYNCの供給状態を監視し、その供給が停止された時に所定のパワーセーブモードに移行する機能を持つ。HSYNC、VSYNCの供給状態とCRTディスプレイのパワーセーブモードとの関係を図3に示す。

【0031】図3に示されているように、DPMS対応のCRTディスプレイ23は、HSYNC、VSYNCの供給状態によって、オンモード、スタンバイモード、サスペンドモード、オフモードのいずれかに設定される。オンモードはCRTディスプレイ23に画面表示するための通常の動作モードであり、このモードではHSYNC、VSYNCが共にCRTディスプレイ23に供給される。スタンバイモードは、パワーセーブ効果が最も少ないパワーセーブモードであり、このモードではHSYNCの供給が停止される。サスペンドモードは、スタンバイモードよりもパワーセーブ効果があるパワーセーブモードであり、このモードではVSYNCの供給が停止される。オフモードは、パワーセーブ効果が最も大きいパワーセーブモードであり、このモードではHSYNC、VSYNCの供給が共に停止される。

【0032】図4には、図1のシステムで採用されているディスプレイパワーセーブアーキテクチャが概念的に示されている。VGA BIOS(INT 10h)に組み込まれたVBE/PMは、アプリケーションプログラム、オペレーティングシステム、またはAPM(Advanced Power Management)ドライバからのディスプレイパワーセーブ要求に回答して起動される。APMドライバは、オペレーティングシステムとシステムBIOSにそれぞれ組み込まれたAPMドライバインタフェースから構成されるパワー管理専用のプログラムである。また、VBE/PMは、システムBIOSのタイマ割り込みルーチン(INT 8h)によって起動されるディス

プレイオートオフルーチンの中で発行されるディスプレイパワーセーブ要求にも応答する。

【0033】VBE/PMは、図5のフローチャートに示されているように、まず、CMOSメモリ181に格納されているDPMS有効/無効情報を取得して、DPMS有効の設定が成されているか否かを判断する(ステップS11、S12)。DPMS有効の設定がされている時、VBE/PMは、表示コントローラ19のDPMS制御ロジックを制御してDPMS制御を実行する(ステップS13)。一方、DPMS無効の設定がされている場合には、VBE/PMは、表示コントローラ19のDPMS制御ロジックを制御せず、処理を終了する。

【0034】タイマ割り込みルーチン(INT 8h)は、システムタイマ16からCPU11にタイマ割り込み信号が発行される度に起動されるものであり、キーボード制御ドライバ(INT 16h)によって受け付けられたキーがキーバッファにあるか否かなどによって、プログラムがキー入力待ちか否かを調べ、キー入力待ちであればキー入力待ち時間を監視するためのカウンタを+1カウントアップし、キー入力待ちでなければカウンタ値をクリアする。カウンタ値が示すキー入力待ち時間がCMOS181に設定されたディスプレイオートオフの設定時間と一致すると、タイマ割り込みルーチンは、ディスプレイオートオフルーチンを起動する。ディスプレイオートオフルーチンは、電源コントローラ17にコマンドを発行して、LCD20のバックライトをオフさせる。また、ディスプレイオートオフルーチンには、VBE/PMを起動するためのインフェースも含まれており、電源コントローラ17を用いてLCD20のバックライトをオフした後、ディスプレイパワーセーブ要求を発行してVBE/PMを起動する。この時も、VBE/PMは、図5のフローチャートに示される手順で動作する。

【0035】次に、VGA BIOS(INT 10h)のVBE/PMに用意された各種機能について説明する。VBE/PMは、VBE/PM情報の取得機能、ディスプレイパワーステータスの設定機能、ディスプレイパワーステータスの取得機能を、OSやアプリケーションプログラムなどに提供する。

【0036】まず、図6を参照して、VBE/PM情報の取得機能について説明する。この機能は、VBE/PMとDPMS制御ロジックとによってサポートされているDPMS機能の内容をOSやアプリケーションプログラムに通知するためのものである。

【0037】OSやアプリケーションプログラムは、まず、CPU11のAXレジスタおよびBLレジスタにVBE/PM情報の取得機能と呼び出すためのファンクションコードおよびサブファンクションコードを設定し、その後、INT 10hの命令を実行する(ステップS21、S22)。これにより、VGA BIOSのVB

(6)

E/PMが持つファンクション実行ルーチン1に制御が移行する。

【0038】ファンクション実行ルーチン1は、まず、CMOSメモリ181に格納されているDPMS有効/無効情報を取得して、DPMS有効の設定が成されているか否かを判断する(ステップS31、S32)。DPMS有効の設定がされているならば、VBE/PMがサポートしているDPMS機能を示すDPMSサポート情報をBIOS ROM14から取得する(ステップS33)。

【0039】この後、ファンクション実行ルーチン1は、ファンクション終了コード、および取得したDPMSサポート情報をそれぞれAXレジスタ、BXレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS34)。

【0040】一方、DPMS無効の設定がされているならば、ファンクション実行ルーチン1は、ファンクション終了コード、およびDPMS機能をサポートしないことを示す情報をそれぞれAXレジスタ、BXレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS34)。

【0041】OSやアプリケーションプログラムは、BXレジスタの値をVGA BIOSからの出力値として受け取り、これによって、このシステムがサポートしているDPMS機能をチェックする(ステップS23)。

【0042】この図6の処理における入力値と出力値との関係は、次の通りである。

【入力】

AX=4F10h

BL=00h

【出力】

AX=ファンクション終了ステータス

BH=コントローラによるDPMS制御信号サポート情報

0 : サポートしない。

【0043】

b0=1: STAND BYモードサポート

b1=1: SUSPENDモードサポート

b2=1: オフモードサポート

b3~b7=予約

次に、図7を参照して、ディスプレイパワーステータスの設定機能について説明する。

【0044】この機能は、DPMS制御によってCRTディスプレイの動作モードを切り替えるためのものである。OSやアプリケーションプログラムは、まず、CPU11のAXレジスタおよびBLレジスタにディスプレイパワーステータス設定機能呼び出すためのファンクションコードおよびサブファンクションコードを設定し、次いで、CRT動作モードを指定するディスプレイパワーステータス情報をBHレジスタに設定した後、I

NT 10hの命令を実行する(ステップS41、S42、S43)。これにより、VGA BIOSのVBE/PMが持つファンクション実行ルーチン2に制御が移行する。

【0045】ファンクション実行ルーチン2は、まず、CMOSメモリ181に格納されているDPMS有効/無効情報を取得して、DPMS有効の設定が成されているか否かを判断する(ステップS51、S52)。DPMS有効の設定がされているならば、指定されたパワーステータス情報に従って、DPMS制御レジスタ192のb0、b1に所定の値を設定する(ステップS53)。パワーステータス情報によって指定されるディスプレイモードとDPMS制御レジスタ192のb0、b1との関係は次の通りである。

【0046】

ステータス	b0	b1
オン	1	1
スタンバイ	1	0
サスペンド	0	1
オフ	0	0

この後、ファンクション実行ルーチン2は、ファンクション終了コードをAXレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS54)。

【0047】一方、DPMS無効の設定がされているならば、ファンクション実行ルーチン2は、エラーを示すファンクション終了コードをAXレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS54)。

【0048】OSやアプリケーションプログラムは、ファンクション終了コードをチェックする(ステップS23)。この図7の処理における入力値と出力値との関係は、次の通りである。

【0049】【入力】

AX=4F10h

BL=01h

BH=ディスプレイ・パワー・ステータスの設定値

00h ON

01h STAND BY

02h SUSPEND

04h OFF

その他 予約

【出力】

AX=ステータス

次に、図8を参照して、ディスプレイパワーステータスの取得機能について説明する。

【0050】この機能は、現在のCRTディスプレイの動作モードをOSやアプリケーションプログラムに通知するためのものである。OSやアプリケーションプログラムは、まず、CPU11のAXレジスタおよびBLレ

(7)

ジスタにディスプレイパワーステータス取得機能と呼び出すためのファンクションコードおよびサブファンクションコードを設定し、次いで、INT10hの命令を実行する(ステップS61、S62)。これにより、VGA BIOSのVBE/PMが持つファンクション実行ルーチン3に制御が移行する。

【0051】ファンクション実行ルーチン3は、まず、CMOSメモリ181に格納されているDPMS有効/無効情報を取得して、DPMS有効の設定が成されているか否かを判断する(ステップS71、S72)。DPMS有効の設定がされているならば、DPMS制御レジスタ192のb0、b1の値から現在のCRT動作モードを読取る(ステップS73)。この後、ファンクション実行ルーチン3は、ファンクション終了コード、および読み取った動作モードに対応するパワーステータス情報をそれぞれAXレジスタ、BHレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS74)。

【0052】一方、DPMS無効の設定がされているならば、ファンクション実行ルーチン3は、エラーを示すファンクション終了コードをAXレジスタに設定した後、IRET命令を実行してOSやアプリケーションプログラムに制御を戻す(ステップS74)。

【0053】OSやアプリケーションプログラムは、BHレジスタの値をVGA BIOSからの出力値として受け取り、現在のCRTの動作モードをチェックする(ステップS63)。

【0054】この図8の処理における入力値と出力値との関係は、次の通りである。

【入力】

AX=4F10h

BL=02h

【出力】

AX=ステータス

BH=ディスプレイ・パワー・ステータス

00h ON

01h STAND BY

02h= SUSPEND

04h OFF

その他 予約

以上のように、この実施例においては、ユーザによるDPMS有効/無効情報の設定によってDPMS制御機能、特にパワーステータス設定機能の実行を、許可または禁止できる。したがって、DPMS非対応のCRTディスプレイがディスプレイモニタとして使用されている場合にはDPMS制御の実行を無効にすることが可能となる。

【0055】また、LCD20のためのディスプレイオートオフ機能をVBE/PMを起動するためのインタフェースとして利用しているため、例えば、LCD20と

CRTディスプレイ23の同時表示中に一定期間キー入力がないければ、それらLCD20とCRTディスプレイ23の双方をオフすることが可能となる。

【0056】なお、この実施例では、DPMS制御ロジックをディスプレイコントローラ19内に設けたが、DPMS制御レジスタ192をシステムコントローラ12内に設け、そのDPMS制御レジスタ192の設定値によって制御されるANDゲート回路193、194をディスプレイコントローラ19の次段に設けることもできる。このようにすれば、ディスプレイコントローラ19を改良することなく、DPMS制御を実現できる。

【0057】また、ここでは、DPMS制御をCRTディスプレイにのみ適用したが、VESA DPMS対応のものであれば、CRTに限らず、LCDなどの他のディスプレイにも同様のDPMS制御を適用することができる。

【0058】

【発明の効果】以上説明したように、この発明によれば、ユーザによるDPMS有効/無効情報の設定によってDPMS制御機能、特にパワーステータス設定機能の実行を、許可または禁止できるので、DPMS非対応のCRTディスプレイがディスプレイモニタとして使用されている場合にはDPMS制御の実行を無効にすることが可能となる。

【0059】また、フラットパネルディスプレイのためのディスプレイオートオフ機能をDPMS制御のためのインタフェースとして利用しているため、例えば、フラットパネルディスプレイとCRTディスプレイの同時表示中に一定期間キー入力がないければ、それらフラットパネルディスプレイとCRTディスプレイの双方をオフすることが可能となる。

【図面の簡単な説明】

【図1】この発明の一実施例に係るコンピュータシステムの構成を示すブロック図。

【図2】同実施例のコンピュータシステムに設けられたCMOSメモリに設定されるバッテリーセーブに関する各種設定情報を示す図。

【図3】同実施例のコンピュータシステムで使用されるDPMS対応のCRTディスプレイのパワーセーブモードと同期信号との関係を示す図。

【図4】同実施例のコンピュータシステムで採用されているディスプレイパワーセーブアーキテクチャを概念的に示す図。

【図5】同実施例のコンピュータシステムのVGA BIOSに組み込まれたVBE/PMの動作を説明するフローチャート。

【図6】図5のVBE/PMに含まれる第1のファンクション実行ルーチンの動作を説明するフローチャート。

【図7】図5のVBE/PMに含まれる第2のファンクション実行ルーチンの動作を説明するフローチャート。

(8)

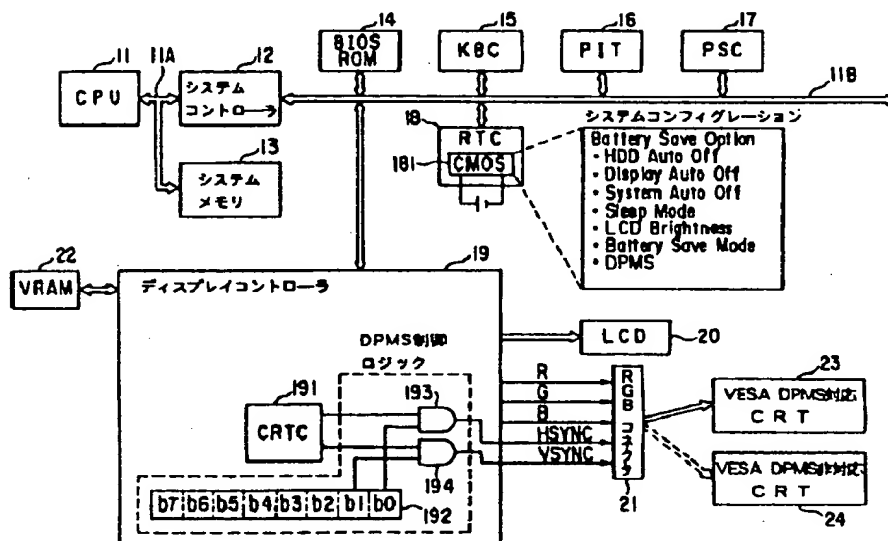
【図8】図6のVBE/PMに含まれる第3のファンクション実行ルーチンの動作を説明するフローチャート。

【符号の説明】

11…CPU、12…システムコントローラ、13…システムメモリ、14…BIOS ROM、15…キーボードコントローラ、16…システムタイマ、17…電源

コントローラ、18…リアルタイムクロック、19…表示コントローラ、20…LCD、21…RGBコネクタ、22…ビデオメモリ、23…DPMS対応CRT、24…DPMS非対応CRT、181…CMOSメモリ、191…DPMS制御レジスタ、192、193…ANDゲート。

【図1】



【図2】

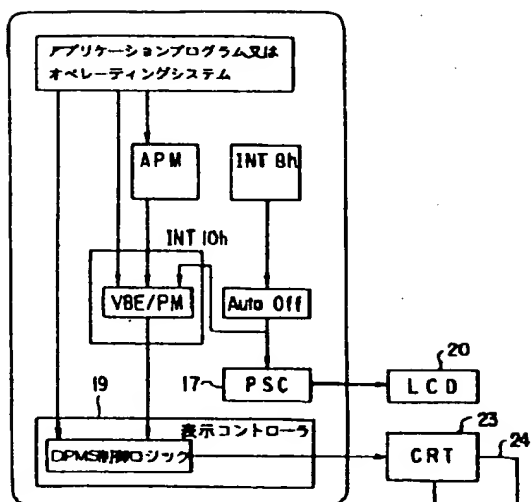
Battery Option	
設定項目	設定内容
HDD Auto Off	Disabled
	03 Min
	05 Min
	10 Min
	20 Min
	30 Min
Display Auto Off	Disabled
	01 Min
	03 Min
	05 Min
	10 Min
	15 Min
System Auto Off	20 Min
	30 Min
	40 Min
	50 Min
	60 Min
	Always Off
Sleep Mode	Enabled
	Disabled
LCD Brightness	Bright
	Semi-Bright
Battery Save Mode	Full Power
	Low Power
	User Power
DPMS	Enabled
	Disabled

【図3】

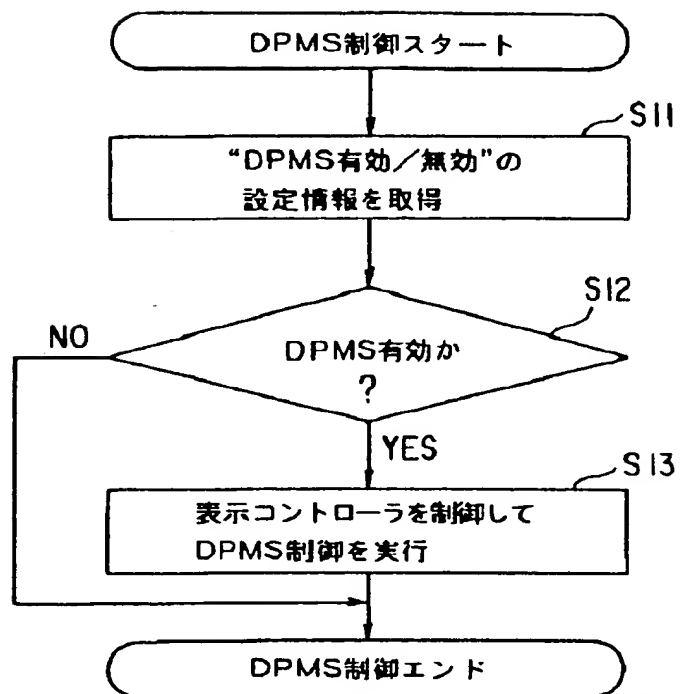
State	Signals			DPMSで規定するレベル	Power Savings	Recovery Time
	Horizontal	Vertical	Video			
On	Pulses	Pulses	Active	必須	なし	---
Stand-by	No Pulses	Pulses	Blanked	オプション	最小	短い
Suspend	Pulses	No Pulses	Blanked	必須	有効	より長い
Off	No Pulses	No Pulses	Blanked	必須	最大	システムに依存

(9)

【図4】

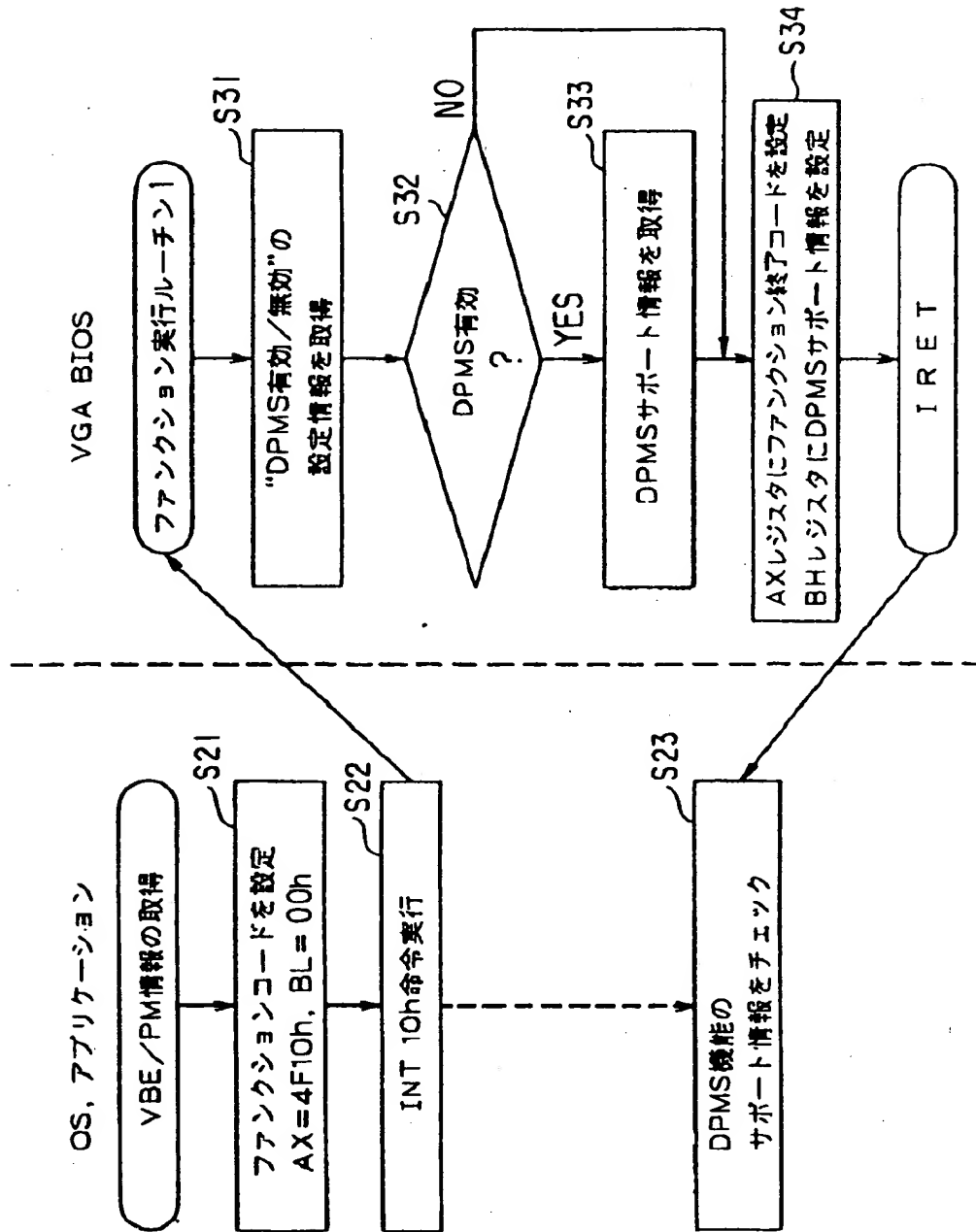


【図5】



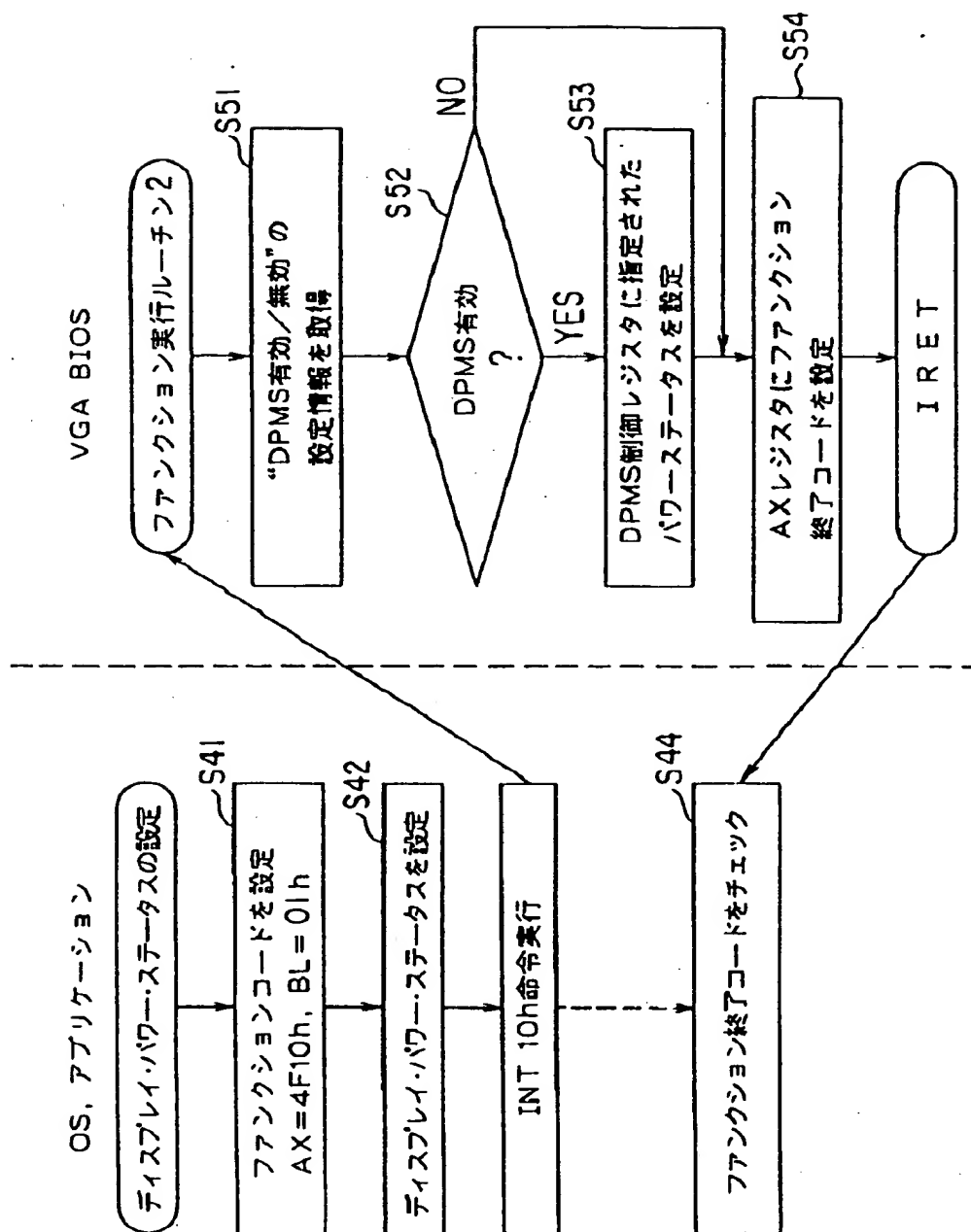
(10)

【図6】



(11)

【図7】



【図8】

